

1. はじめに

本 J17-CE は、情報専門学科カリキュラム標準 J17 におけるコンピュータエンジニアリング領域のカリキュラムモデルである。本カリキュラム策定にあたっては、ACM、IEEE Computer Society（以下、IEEE-CS）による Computer Engineering Curricula および情報処理学会で 2007 年度に作成した J07-CE をベースにした。

本概要では、J07-CE 策定以降のコンピュータエンジニアリングの飛躍的な発展を専門教育に取り込むことと、世界を相手にできるような起業へのモチベーションをもった学生を育成することも視野に入れたこと、そして今後の取り組みについて概説する。

2. J07-CE 以降の状況

コンピュータエンジニアリングの活躍の場の多くは、産業構造的には川上に位置付けられる。川上産業は川下産業に比べて一般の目には触れにくい領域である。しかし、コンピュータの応用領域は広く、例えばセンサやアクチュエータ等を機能させる部品としての中に組み込まれる重要な要素技術であり、組み込みシステムともよばれている。しかし、その存在はソフトウェアの影に隠れ、益々一般の人の目には触れにくくなっているのが現状である。

この状況は学生の獲得および教育する上で極めて不利な状況である。今後 18 歳人口が激減していく状況の中で、コンピュータエンジニアリングをベースにビジネスをしている企業にとっても由々しき問題である。コンピュータエンジニアリング領域に関係する大学、企業が人材を獲得していくためには、この領域の認知度を上げる方策が必要となる。取り分け組み込み技術を専門に扱う学科を有する大学はごく僅かである。しかし、コンピュータエンジニアリングの活躍の場は広く、IoT、IoT のエッジ周り、AI、ロボット、電気自動車、自動運転など枚挙にいとまがない。一方で、コンピュータであるがために、コンピュータを組み込んだ個別機器がハッキングやウィルスの脅威に晒されており、常にその脆弱性が問われている。

この領域で力を発揮するには、電気の知識、回路技術、デジタル信号処理、メカトロニクス、オペレーティングシステム、データベース、AI、IoT など極めて広く深い知識や技術が求められる。しかも、J17-CE のカリキュラムを受けた学生が卒業するのは、早くても 2023 年頃となるであろう。そこから約 10 年間は J17-CE をベースにしたカリキュラムを使用することになる。そのため 10 年先のコンピュータエンジニアリングの状況のある程度想定してカリキュラムを策定する必要があり、内容は高度なものにならざるを得ない。

このように、認知度が低い一方で高度な技術修得が求められ、設計に於いては高い品質

が求められる世界に飛び込んでくる学生は少なくなるであろう。カリキュラムの中に学生を惹きつける魅力を発信できるようにする必要があると当委員会は結論づけた。しかし、CE2016 および J07-CE にはこうした観点が乏しく、この現代日本が抱える問題に対しては魅力創出のための科目をカリキュラムに導入することを検討した。

この検討の結果、J17-CE を学んだアウトカムとして起業するモチベーションを醸成させることが日本の活性化にも繋がる魅力になるであろうという結論に至った。起業を目指すことで企業経営の意味、技術開発の重要性を理解し、大学としても産業界とも繋がりやすくなり、産学連携の芽も生まれる可能性も出てくるとともに、場合によってはイノベーションに繋がっていく期待も生じる。こうした観点から CE2016 のコアカリキュラムを包含しつつ、今後の技術動向を先取りできる学生教育を視野に入れたカリキュラムとして策定することとした。

3. J07-CE から J17-CE への主な変更点

J07-CE と J17-CE は、それぞれ CE2004 と CE2016 を参考にしている。しかし、CE2004 と CE2016 では 10 年以上の開きがあり、この間に大きな技術的变化があった。そこで、CE2004 と CE2016 の相違点を把握した後、J07-CE に対する J17-CE の相違点について述べることにする。

3.1. CE2004 と CE2016 の相違点

CE2004 と CE2016 の基本的な比較結果は次の通である。

- (1) 専門の時間数は共に 420 コア時間である。ただし、1 コア時間は 50 分である。
- (2) CE2004 の知識領域から消えて、CE2016 の知識に吸収されたものは次の通りである。
 - CE-DBS Database System
⇒ CE-SWD Software Design
 - CE-ELE Electronics
⇒ CE-CAE Circuit and Electronics
 - CE-HCI Human-Computer Interaction
⇒ 殆ど姿を消している。これを実現する要素技術は CE-ESY Embedded System の中にある。
 - CE-PRF Programming Fundamentals
⇒ CE-SWD Software Design
 - CE-CSE Computer System Engineering

⇒ CE-CA0 Computer Architecture & Organization

(3)CE2016 知識領域からみて CE2004 の知識領域には無かった知識は次の通りである。

- CE-SPE System and Project Engineering

この科目のコア時間は 35 と大きい。

- CE-SEC Information Security

この科目のコア時間は 20 と大幅にとっている。これなどは大きな変化である。

(4)CE2004 の知識領域のコア時間よりも大幅に増えた CE2016 の知識領域は次の通りである。

- CE-ESY Embedded Systems (20 コア時間)

⇒ CE-ESY Embedded Systems (40 コア時間)

- CE-DSP Digital Signal Processing (17 コア時間)

⇒ CE-SGP Signal Processing (30 コア時間)

- CE-SWE Software Engineering (13 コア時間)

⇒CE-SWD Software Design (45 コア時間) ここにはデータベースも含まれるためこの時間になる。

CE2016 は CE2004 に比べて組込み技術、セキュリティ、信号処理などかなり実用的な技術にシフトしていることが分かる。

3.2. J07-CE と J17-CE の相違点

3.2.1. CE2016、J17-CE、J07-CE の相互比較

J17-CE を中心に、CE2016 および J07-CE を相互に比較できるようにした表を表 A-1 に示す。CE-という領域の後の 3 文字の略語に続けて学問領域を示すタイトルを示している。3 つの領域に対し、同じ領域になるものは横並び一線になるように示し、該当する知識が無い箇所は空白のままとした。以下、J17-CE との比較概要について述べる。

(1) コア時間数

CE2016 420 コア時間

J17-CE 480 コア時間

J07-CE 309 コア時間

となっている。J17-CE は大幅に増えている点が特徴的である。この理由は、川上産業として位置づけられる日本の CE 領域の広さによる。CE 領域は自動車、通信、電力、家電、ロボット、医療等々極めて広い川下産業に関係する。このことは J07-CE の時点でも同じ産業構造であるが、IoT による仮想空間と現実空間の接続の加速、AI や

ビッグデータの応用範囲の加速、組込み製品における情報セキュリティの重要性など 10 年前とは重要性が格段に増している。このため、大学で学ぶ学生はこの範囲まで修得しておかなければ社会で通用しなくなる可能性がある。また、起業を目指すことで、経営をより深く理解し、情報セキュリティや IoT による応用をビジネスの観点で理解できるようになる。こうした目論見から J17-CE のコア時間は増加している。

表 A-1 CE2016, J17-CE、J07-CE の知識領域比較表

CE2016 知識領域	コア時間	J17-CE 知識領域	コア時間	J07-CE 知識領域	コア時間
CE-CAL Computing Algorithms	30	CE-CAL コンピューティングアルゴリズム	30	CE-ALG アルゴリズム	22
CE-CAO Computer Architecture & Organization	60	CE-CAO コンピュータアーキテクチャ	62	CE-CAO コンピュータのアーキテクチャと構成	27
CE-CAE Circuits and Electronics	50	CE-CAE 回路とエレクトロニクス	54	CE-CGS 回路および信号	22
CE-DIG Digital Design	50	CE-DIG デジタルデザイン	54	CE-DIG デジタル論理	23
CE-SGP Signal Processing	30	CE-SGP デジタル信号処理	30	CE-DSP デジタル信号処理	21
CE-ESY Embedded Systems	40	CE-ESY 組込みシステム	48	CE-ESY 組込みシステム	31
CE-NWK Computer Networks	20	CE-NWK コンピュータネットワーク	28	CE-NWK テレコミュニケーション	22
CE-SWD Software Design	45	CE-SWD ソフトウェア工学	50	CE-SWE ソフトウェア工学	16
CE-SPE Systems and Project Engineering	35	CE-SPE プロジェクト管理&システム工学	36		
CE-SRM Systems Resource Management	20	CE-SRM システム資源管理	20	CE-OPS オペレーティングシステム	17
CE-PPP Preparation for Professional Practice	29	CE-PPP 技術リーダー論	20	CE-SPR 社会的な観点と職業専門人としての問題	20
CE-SEC Information Security	20	CE-SEC 情報セキュリティ	30		
		CE-JIV イノベーションとベンチャー論	18		
				CE-PRF プログラミング	6
				CE-DBS データベースシステム	23
				CE-HCI ヒューマンコンピュータインタラクション	7
				CE-VLS VLSI の設計および製造	8
				CE-DSC 離散数学	23
				CE-PRS 確率・統計	21
合計	420	合計	480	合計	309

3.2.2. J17-CE と CE2016 との比較

(1) 知識の数

CE2016 は 12 個であるのに対し、J17-CE 領域は CE2016 の各知識に対応しつつ 13 個となっている。CE-JIV が増えている知識である。

(2) コア時間

CE2016 のコア時間は 420 であるのに対し、J17-CE 領域は 480 であり、60 時間の増加となっている。

(3) 知識の対応関係

すでに繰り返し述べてきたように、J17-CE は CE2016 を包含しつつ、新たな知識として CE-JIV を追加している。これを導入した目的は、日本の学生全般に不足している起業マインドを掘り起こすことと、技術者としてイノベーションを起こすことを目指す意欲を高めるためである。このことは、学生のみならず日本のコンピュータ系技術者が心掛けるべき事項であるともいえる。

3. 2. 3. J07-CE と比較した J17-CE のコンセプト

(1) 知識の数

J07-CE 領域は 16 個であるのに対し、J17-CE 領域は 14 個であり 2 個減少している。

(2) コア時間

J07-CE のコア時間は 309 であったのに対し、J17-CE は 490 と大幅に増えている。

(3) コンセプト

J17-CE 策定のコンセプトは、CE2016 を包含しつつ日本の CE 領域で学ぶ目的を明確にし、資本主義経済構造の中で学生のモチベーションを高めることにある。そのため、アウトカムを明確にすることを心掛けたカリキュラムとした。

CE2016 をほぼ包含する J17-CE と J07-CE を比較すると、J07-CE にあったヒューマンコンピュータインタラクション、プログラミング、データベースシステム、VLSI の設計と製造が知識項目からは姿を消しているが、これらは J17-CE の他の科目に吸収されている。さらに数学系の科目も専門の領域からは外している。その理由は、CE 領域の範囲が広いため、専門的に使用する数学は各専門領域の中でツールとして使えるようにすることを前提としている。J17-CE は実践的なプロジェクト管理と情報セキュリティが新たに登場している。さらに、J17-CE の特徴的な点は、CE2016 には無かったイノベーションとベンチャー論が入ったことである。この科目の詳細は別途述べるが、イノベーションとベンチャー論の知識は学生のみならず、コンピュータ系技術者が心掛けるべき事項でもある。

4. カリキュラム標準 J17-CE の要約

4. 1. 知識階層の構造

J17 CE 領域の知識体系は、第 1 階層として知識階層、第 2 階層として知識ユニット、第 3 階層としてトピックの 3 つの階層からなる。

4. 1. 1. 第 1 階層：知識階層

ここで言う知識とはコンピュータ工学の中での個別の学問としての知識領域を示す。各知識領域を識別するために3文字の略語を使用するが、CE2016との対応関係が分かるように同じ知識領域であればCE2016の略語を流用する。例えば、コンピュータアルゴリズム(Computer Algorithms)はCE-CALなどとする。知識を細分化した内容がほぼ同様の場合、多少の違いがあっても知識領域の名称はCE2016を踏襲する。

4.1.2. 第2階層：知識ユニット

知識ユニットは知識階層の下で知識の詳細化を示すものである。これについても知識階層の略語を頭にして、記号と番号で分類する。例えば、コンピュータアルゴリズムという知識領域の中の「アルゴリズムの歴史と概要」という知識ユニットは以下のように記載する。

CE-CAL-1

4.1.3. 第3階層：トピック

第2階層の知識ユニットをさらに詳細な知識に細分化したものである。この階層で学習する目標が具体的に理解できる。

4.2. コアトピックと選択トピック

コアトピックは当該知識ユニットを学ぶ上で必須の知識を意味するもので、第2階層知識ごとに付加した時間数によって識別する。時間数は[]の中に記載する。一方、選択トピックは必須の知識ではなく、教育目的に応じて選択してシラバスの中に組み込むことを意味する。選択トピックに対しては時間数を設定していない。コアトピックは下記のように表現する。

CE-CAL-8 アルゴリズムの複雑性[3]

選択トピックは下記のように時間数表現[]をしていない。

CE-CAL-9 スケジューリングアルゴリズム

4.3. 知識ユニットの修得に必要な履修時間数

日本の多くの大学では45分を1回分として1時間とし、週2時間の講義を15週行なって2単位となる。成績を評価する試験は15週の枠の外になる。これを前提に、知識ユニットを教える時間はどの程度かという目安を[]で囲んで示す。括弧内に示す数字は1を45分として換算する。例えば、[2]は45分×2で90分となる。従って[30]は15週を意

味する講義時間数である。ここで誤解が生じないように知識ユニットとシラバスの違いについて述べておく。

知識ユニットは科目を意味するものではなく、ある科目を構成するときに調達する知識を示している。従って、知識ユニットによっては [30] よりも少ない場合や、多い場合がある。

また、知識ユニットの教え方は講義のみに限定するものではない。演習、実習、あるいはアクティブラーニングなどで最も効果的な方法で実施してよく、単位数や教育に使う時間数についても調整する必要がある。

4.4. カリキュラム標準 J17-CE の全体像

J17-CE 領域の 13 個の知識領域とその知識ユニットの要約を表 A-2 に示す。これらの知識ユニットは授業科目そのものを直接的に意味するものではなく、知識領域を具体的に明確化することを目的としている。従って、時間数も統一されている訳ではない。

表の中で＊を付加している知識領域あるいは知識ユニットは J17-CE で新たに設定したものであることを意味している。例えば、「CE-JIV* イノベーションと起業」あるいは後述する CE-SWD のソフトウェア工学の中に出てくる「CE-JSW-14* モデルベース開発」などである。これらは日本版の J17-CE 領域で追加した知識であることを意味している。

表 A-2 J17-CE 領域の知識体系

コンピュータ工学の知識領域と知識ユニット			
CE-CAE	回路とエレクトロニクス [54コア時間]	CE-CAL	計算アルゴリズム [30コア時間]
CE-CAE-1	電気・電子回路の歴史と概要[1]	CE-CAL-1	アルゴリズムの歴史と概要[1]
CE-CAE-2	関連するツール、標準、工学的制約[2]	CE-CAL-2	関連するツール、標準、工学的制約[1]
CE-CAE-3	回路の基本法則と直流回路[4]	CE-CAL-3	データ構造[4]
CE-CAE-4	交流回路[8]	CE-CAL-4	代表的なアルゴリズム[10]
CE-CAE-5	半導体の特性と電子回路[6]	CE-CAL-5	線形計画法と動的計画法[4]
CE-CAE-6	増幅回路[8]	CE-CAL-6	並列アルゴリズム[2]
CE-CAE-7	記憶デバイス[3]	CE-CAL-7	暗号理論[2]
CE-CAE-8	インタフェース回路[4]	CE-CAL-8	近似アルゴリズム[2]
CE-CAE-9	オペアンプ[4]	CE-CAL-9	計算量とアルゴリズムの複雑性[2]
CE-CAE-10	A/D、D/A変換回路[4]	CE-CAL-10	オートマトン[2]
CE-CAE-11*	フィルタの設計[4]		
CE-CAE-12*	過渡応答と波形[6]		
CE-CAO	コンピュータアーキテクチャ [62コア時間]	CE-DIG	デジタルデザイン [54コア時間]
CE-CAO-1	コンピュータの歴史と概要[1]	CE-DIG-1	デジタル技術の歴史と概要[1]
CE-CAO-2	関連するツール、標準、工学的制約[1]	CE-DIG-2	関連するツール、標準、工学的制約[2]
CE-CAO-3	設計ツールチェーン[4]	CE-DIG-3	情報の表現と演算[4]
CE-CAO-4	命令セット[8]	CE-DIG-4	ブール代数[4]
CE-CAO-5	性能評価[4]	CE-DIG-5	論理ゲート[4]
CE-CAO-6	算術演算の仕組み[4]	CE-DIG-6	組合せ論理回路[5]
CE-CAO-7	プロセッサの論理構成[8]	CE-DIG-7	順序回路の設計[8]
CE-CAO-8	メモリシステムの構成[8]	CE-DIG-8	タイミング設計[5]
CE-CAO-9	入出力装置と入出力インタフェース[6]	CE-DIG-9	複雑なハードウェアシステムの設計[6]
CE-CAO-10	I/Oサブシステム[6]	CE-DIG-10*	ハードウェア記述言語とデジタルデザイン[10]
CE-CAO-11	マルチコアとメニーコア[6]	CE-DIG-11*	FPGA、CPLDの設計と実装 [5]
CE-CAO-12	分散システム[6]		
CE-ESY	組み込みシステム [48コア時間]	CE-NWK	コンピュータネットワーク [28コア時間]
CE-ESY-1	組み込みシステムの歴史と概要[2]	CE-NWK-1	ネットワークの歴史と概要[1]
CE-ESY-2	関連するツール、標準、工学的制約[3]	CE-NWK-2	関連するツール、標準、工学的制約[1]
CE-ESY-3	組み込みシステムの特性[6]	CE-NWK-3	ネットワークアーキテクチャ[4]
CE-ESY-4	組み込み用ソフトウェアテクニック[6]	CE-NWK-4	有線通信ネットワーク[4]
CE-ESY-5	パラレル入出力[4]	CE-NWK-5	無線通信ネットワーク[3]
CE-ESY-6	非同期および同期シリアル通信[6]	CE-NWK-6	ネットワークプロトコル[3]
CE-ESY-7	周期割り込み、波形発生、時間計測[3]	CE-NWK-7	ネットワークアプリケーション[2]
CE-ESY-8	データ収集、制御、センサ、アクチュエータ[4]	CE-NWK-8	ネットワーク管理[3]
CE-ESY-9	高度な組み込みシステムの設計工程[5]	CE-JNW-9*	Internet of Things (IoT) の階層構造 [4]
CE-ESY-10	低電力動作技術[3]	CE-JNW-10*	エッジコンピューティング [3]
CE-ESY-11	モバイルおよびネットワーク組み込みシステム[3]	CE-JNW-11*	ビッグデータ
CE-ESY-12	高度な入出力の問題[3]	CE-NWK-9	データ通信
CE-ESY-13	組み込みシステム用プラットフォーム	CE-NWK-10	性能評価
		CE-NWK-11	ワイヤレスセンサネットワーク
CE-PPP	技術リーダー論 [20コア時間]	CE-SEC	情報セキュリティ [30コア時間]
CE-PPP-1	プロジェクト管理の歴史と概要[1]	CE-SEC-1	情報セキュリティの歴史と概要[1]
CE-PPP-2	関連するツール、標準、工学的制約[1]	CE-SEC-2	関連するツール、標準、工学的制約[1]
CE-PPP-3	コミュニケーションの重要性[2]	CE-SEC-3	ファイアウォール[2]
CE-PPP-4	多分野の専門家からなるチームの管理[2]	CE-SEC-4	マルウェアと脆弱性[2]
CE-PPP-5	プロジェクトを進める上での思想と文化的問題[2]	CE-SEC-5	共通鍵 [3]
CE-PPP-6	技術的解決策が社会へ与える影響[2]	CE-SEC-6	メッセージ認証[2]
CE-PPP-7	専門家としての責任と倫理的責任[4]	CE-SEC-7	公開鍵[3]
CE-PPP-8	知的財産権と法的問題[2]	CE-SEC-8	電子メールセキュリティ[2]
CE-PPP-9	新たな技術が生み出す問題[2]	CE-SEC-9	ウェブセキュリティ[4]
CE-PPP-10	ビジネス上の問題とその解決策[2]	CE-SEC-10	フィンテック[4]
		CE-SEC-11	認証技術[3]
		CE-SEC-12*	プライバシー保護とセキュリティ マネージメント[4]

コンピュータ工学の知識領域と知識ユニット			
CE-SGP	デジタル信号処理 [30コア時間]	CE-SPE	プロジェクト管理&システムズ工学 [36コア時間]
CE-SGP-1	デジタル信号処理の歴史と概要[2]	CE-SPE-1	プロジェクト管理の歴史と概要[1]
CE-SGP-2	関連するツール、標準、工学的制約[3]	CE-SPE-2	関連するツール、標準、工学的制約[1]
CE-SGP-3	伝達関数[2]	CE-SPE-3	プロジェクト管理の原則[8]
CE-SGP-4	各種変換技術[6]	CE-SPE-4	ユーザエクスペリエンス[2]
CE-SGP-5	周波数の分析技術[4]	CE-SPE-5	リスク、信頼性、安全性、耐障害性[4]
CE-SGP-6	サンプリング定理[4]	CE-SPE-6	ハードウェアとソフトウェアプロセス[2]
CE-SGP-7	周波数とスペクトル[5]	CE-SPE-7	要求分析と要求抽出[2]
CE-SGP-8	デジタルフィルタの設計[4]	CE-SPE-8	システム仕様[2]
CE-SGP-9	ウィンドウ関数	CE-SPE-9	システムアーキテクチャ設計と評価[2]
CE-SGP-10	マルチメディア処理	CE-SPE-10	ハードウェアとソフトウェアの並行設計[2]
		CE-SPE-11	システム適格性テスト[2]
		CE-SPE-12	保守性、持続可能性、製造性[2]
		CE-SPE-13	プロジェクト管理演習 [6]
CE-SRM	システム資源管理 [20コア時間]	CE-SWD	ソフトウェア工学 [50コア時間]
CE-SRM-1	システム資源管理の歴史と概要[1]	CE-SWD-1	ソフトウェアの歴史と概要[1]
CE-SRM-2	関連するツール、標準、工学的制約[1]	CE-SWD-2	関連するツール、標準、工学的制約[2]
CE-SRM-3	マルチタスクとシステム資源[5]	CE-SWD-3	プログラミング構造とパラダイム[8]
CE-SRM-4	リアルタイムOSの仕組みと機能[2]	CE-SWD-4	問題解決戦略[2]
CE-SRM-5	様々なOSの特性[6]	CE-SWD-5	データ構造[3]
CE-SRM-6	リアルタイムシステムとRTOS[3]	CE-SWD-6	再帰[3]
CE-SRM-7	モバイルデバイス用オペレーティングシステム[2]	CE-SWD-7	オブジェクト指向設計[5]
		CE-SWD-8	ソフトウェアのテストと品質[4]
		CE-SWD-9	データモデリング[3]
		CE-SWD-10	データベースシステム[3]
		CE-SWD-11	イベント駆動および並行プログラミング[4]
		CE-SWD-12*	ユニバーサルモデリング言語 [5]
		CE-SWD-13*	アジャイル開発 [4]
		CE-SWD-14*	モデルベース開発 [3]
		CE-SWD-15	APIの設計
CE-JIV*	イノベーションと起業 [18コア時間]		
CE-JIV-1	イノベーションに関する歴史と概要 [1]		
CE-JIV-2	関連するツール、標準、工学的制約[1]		
CE-JIV-3	資本主義経済の仕組みと特性[2]		
CE-JIV-4	企業の目的と企業価値[2]		
CE-JIV-5	企業の生産活動とマーケット[2]		
CE-JIV-6	イノベーションの推進とイノベータ理論[2]		
CE-JIV-7	知的財産権[2]		
CE-JIV-8	企業経営と経営資本[2]		
CE-JIV-9	起業に向けて[4]		

5. カリキュラム標準 J17-CE の個別知識の概要

コンピュータ工学の知識領域ごとのコア知識ユニットの概要について述べる。

(1) CE-CAE 回路とエレクトロニクス

[54 コア時間]

本知識領域のスコープ

1. 電気に関する基本的な物理量の特徴
2. 電気・電子回路の解析、設計の基礎技術
3. 電子回路を構成する半導体の特性と動作
4. 増幅回路など電子回路の動作

CE-CAE のコア知識ユニット

CE-CAE-1 電気・電子回路の歴史と概要[1]

学習成果

1. 電気量の発見から応用領域が拡大されるまでの歴史を説明できる。
2. コンピュータに応用される半導体のサイズなどの変遷を説明できる。

CE-CAE-2 関連するツール、標準、工学的制約[2]

学習成果

1. コンピュータを構成するハード部品群の概要について説明できる。
2. 回路素子の種類をあげることができる。

CE-CAE-3 回路の基本法則と直流回路[4]

学習成果

1. キルヒホッフの法則など回路の基本的な法則とその特性を説明できる。
2. V - I 平面上で各受動素子の特性を説明できる。
3. 回路素子を組み合わせた簡単な回路について解析できる。

CE-CAE-4 交流回路[8]

学習成果

1. 交流回路で使用される電気素子、周波数、角周波数などを使うことができる。
2. 回路解析に用いる基本的な数学的解法を扱うことができる。
3. 要求された回路の特性を出す回路素子のパラメータを求めることができる。

CE-CAE-5 半導体の特性と電子回路[6]

学習成果

1. 線形素子と非線形素子の違いを V - I 平面上で説明できる。
2. ダイオードの V - I 特性を説明できる。
3. 電圧駆動型、電流駆動型の違いを説明できる。
4. 簡単な電子回路の動作を説明でき、解析ができる。

CE-CAE-6 増幅回路[8]

学習成果

1. トランジスタの具体的な V - I 特性を説明できる。
2. トランジスタを使用した電子回路の動きを説明できる。
3. トランジスタを使用した増幅回路の動作を説明できる。
4. トランジスタを使用した増幅回路を設計できる。

CE-CAE-7 記憶デバイス[3]

学習成果

1. 記憶とはどのような現象を指すかを説明できる。
2. 記憶を可能にする回路構成を説明できる。
3. 記憶を可能にする回路動作と物理量から見た限界を説明できる。

CE-CAE-8 インタフェース回路[4]

学習成果

1. 異なるシステム間を結合する場合の物理的な課題と解決策を説明できる。
2. 異なるシステム間を接続している実例についてその物理的条件を説明できる。
3. 異なるシステム間を接続する場合の論理的な課題とその解決策を説明できる。
4. 異なるシステム間を接続している実例についてその論理的条件を説明できる。

CE-CAE-9 オペアンプ[4]

学習成果

1. 異なるシステム間を結合する場合の物理的な課題と解決策を説明できる。
2. 異なるシステム間を接続している実例についてその物理的条件を説明できる。
3. 異なるシステム間を接続する場合の論理的な課題とその解決策を説明できる。
4. 異なるシステム間を接続している実例についてその論理的条件を説明できる。

CE-CAE-10 A/D、D/A 変換回路[4]

学習成果

1. A/D、D/A 変換の必要性を説明できる。
2. D/A 変換回路、A/D 変換回路の動作を説明できる。

3. A/D 変換回路、D/A 変換回路の動作限界を説明できる。

CE-CAE-11* フィルタの設計[4]

学習成果

1. 信号がもつ周波数スペクトルの概要を説明できる。
2. 周波数スペクトルを振り分けるフィルタの特性を説明できる。
3. ローパスフィルタ、バンドパスフィルタなどの回路の事例を説明できる。

CE-CAE-12* 過渡応答と波形[6]

学習成果

1. コンピュータ内部の信号は基本的に ON/OFF を繰り返すパルス信号であることを説明できる。
2. ON/OFF の段階で回路内では過渡応答という現象が発生し、回路構成を誤ると誤作動に繋がることを説明できる。
3. 信号の周波数を高めていくと、並行する線路や線のカーブが誤作動の原因になることを定性的な面から説明できる。

(2) CE-CAL 計算アルゴリズム

[30 コア時間]

本知識領域のスコープ

1. アルゴリズムの意味と必要性
2. 様々な典型的なアルゴリズム
3. アルゴリズムの特徴づけ

CE-CAL のコア知識ユニット

CE-CAL-1 アルゴリズムの歴史と概要[1]

学習成果

1. アルゴリズムの始まりから体系化までの歴史を説明できる。
2. アルゴリズムとプログラムの違いを説明できる。
3. アルゴリズムを記述する方法を説明できる。
4. アルゴリズムの構成を説明できる。

CE-CAL-2 関連するツール、標準、工学的制約[1]

学習成果

1. アルゴリズムとプログラムの違いを説明できる。
2. アルゴリズムを記述する方法を説明できる。
3. アルゴリズムの構成を説明できる

CE-CAL-3 データ構造[4]

学習成果

1. アルゴリズムが扱うデータの分類を説明できる。
2. 分類したデータをアルゴリズムが扱いやすい構成に組み立てることができる。
3. データ構造によってアルゴリズムの分かり易さが連動することを説明できる。
4. 木構造など具体的なデータ構造を説明できる。

CE-CAL-4 代表的なアルゴリズム[10]

学習成果

1. ソート、文字列検索、二分木探索などのアルゴリズムを作成できる。
2. 再帰型のアルゴリズムを作成できる。

CE-CAL-5 線形計画法と動的計画法[4]

学習成果

1. 動的計画法とはどのようなもので、どのような役に立つかを説明できる。
2. 動的計画法のアルゴリズムを作成できる。

CE-CAL-6 並列アルゴリズム[2]

学習成果

1. 並列処理の意味と非調整について説明できる。
2. 並列処理の難しい問題点について説明できる。
3. 並列処理の具体例を説明できる。

CE-CAL-7 暗号理論[2]

学習成果

1. 暗号の必要性和暗号に求められる特徴を説明できる
2. 暗号化および複合化に関するアルゴリズムの事例を説明できる。

CE-CAL-8 近似アルゴリズム[2]

学習成果

1. 近似アルゴリズムの必要性を説明できる。
2. 近似アルゴリズムの例（貪欲アルゴリズムなど）を上げて説明できる。

CE-CAL-9 計算量とアルゴリズムの複雑性[2]

学習成果

1. 計算量の概念を説明できる。
2. アルゴリズムの複雑性とは何かを説明できる。

CE-CAL-10 オートマトン[2]

学習成果

1. 典型的なアルゴリズムを実行する最小限の機構としてオートマトンを説明できる。
2. 有限状態オートマトンによる文字列の識別のアルゴリズムを構築できる。
3. 入出力の履歴としての有限状態と記憶の違いを説明できる。

(3) CCE-CA0 コンピュータアーキテクチャ

[62 コア時間]

本知識領域のスコープ

1. コンピュータアーキテクチャと命令セットの関係
2. コンピュータを構成する各種リソース
3. 性能評価

CE-CA0 のコア知識ユニット

CE-CA0-1 コンピュータの歴史と概要[1]

学習成果

1. コンピュータの歴史を説明できる。
1. 基本ブロック図を示すことができる。

CE-CA0-2 関連するツール、標準、工学的制約[1]

学習成果

1. 基本ブロック図を示すことができる。
2. コンピュータアーキテクチャの意味を説明できる。
3. キーテクノロジーの歴史を説明できる。

CE-CA0-3 設計ツールチェーン[4]

学習成果

1. 設計開発ツール全般について使用目的と併せて説明できる。

2. シミュレータの必要性和使い方について説明できる。
3. エミュレータの必要性和使い方について説明できる。

CE-CA0-4 命令セット[8]

学習成果

1. コンピュータアーキテクチャと命令セットの関係を説明できる。
2. アセンブラ、コンパイラ、インタプリタの特性を説明できる。
3. 命令セットの特徴を活かすプログラミング戦略を説明できる。

CE-CA0-5 性能評価[4]

学習成果

1. プロセッサの性能を評価するパラメータについて説明できる。
2. ベンチマークについて説明できる。
3. ベンチマークの結果からプロセッサの性能を評価できる。

CE-CA0-6 算術演算の仕組み[4]

学習成果

1. 固定小数点、浮動小数点などの数値表現を説明できる。
2. 算術演算回路の仕組みを説明できる。
3. 演算回路の精度の限界とソフトウェアによるリカバリについて説明できる。

CE-CA0-7 プロセッサの論理構成[8]

学習成果

1. 様々なプロセッサのアーキテクチャを説明できる。
2. 簡単な命令セットの設計とその命令セットを実行するプロセッサの設計ができる。

CE-CA0-8 メモリシステムの構成[8]

学習成果

1. メモリとメモリに対する命令による動作の関係を説明できる。
2. メモリの階層構造を説明できる。
3. メモリのアクセスのロジックを説明できる。
4. メモリの階層に応じた半導体デバイスの特性を説明できる。

CE-CA0-9 入出力装置と入出力インタフェース[6]

学習成果

1. 入出力ポートと入出力命令との関係を説明できる
2. 入出力ポートと入出力装置間の入出力インタフェースの特性を説明できる。
3. I/O サブシステムについて説明できる。

CE-CA0-10 I/O サブシステム[6]

学習成果

1. 拡張バスについて役割や動作を説明できる。
2. 二次記憶など周辺装置のデータアクセスを説明できる。
3. 各種周辺装置のインタフェース、動作について説明できる。

CE-CA0-11 マルチコアとメニーコア[6]

学習成果

1. 命令実行の高速化とマルチコアの関係を説明できる。
2. マルチコア間の物理的關係について説明できる。
3. マルチコアに対するプログラムの分割割り当ての関係を説明できる。

CE-CA0-12 分散システム[6]

学習成果

1. 分散処理の必要性について説明できる。
2. 分散処理システムの粒度などを含めて事例について説明できる。

(4) CE-DIG デジタルデザイン

[54 コア時間]

本知識領域のスコープ

1. 論理設計と論理ゲートの特性
2. 順序回路と状態遷移設計
3. ハードウェア記述言語
4. FPGA による順序回路の設計

CE-DIG のコア知識ユニット

CE-DIG-1 デジタル技術の歴史と概要[1]

学習成果

1. 論理ゲートの発達の歴史を説明できる。
2. デジタル技術の応用分野の歴史を説明できる。

CE-DIG-2 関連するツール、標準、工学的制約[2]

学習成果

1. デジタル技術で活用する数学的ツールを上げることができる。
2. 論理ゲートの物理的動作の限界を説明できる。

CE-DIG-3 情報の表現と演算[4]

学習成果

1. デジタル化の意味や必要性を説明できる。
2. 補数の有用性を説明できる。

CE-DIG-4 ブール代数[4]

学習成果

1. 要求された論理回路を設計する基礎としてブール代数を活用できる。

CE-DIG-5 論理ゲート[4]

学習成果

1. 論理回路に使用する論理ゲートの回路図を示すことができる。
2. 論理ゲートの電気特性や遅延時間について説明できる。

CE-DIG-6 組合せ論理回路[5]

学習成果

1. 組合せ論理回路の動作を説明できる。
2. 要求された組合せ論理回路を設計できる。
3. 組合せ論理回路をビルディングブロックなどで実現できる。

CE-DIG-7 順序回路の設計[8]

学習成果

1. ラッチやフリップフロップで回路的な状態遷移を説明できる。
2. 提示された順序回路の状態遷移図を作成できる。
3. 要求された動作を行なう状態遷移図を設計でき、さらに状態遷移図から順序回路を設計できる。
4. 順序回路の同期信号による動作を説明できる。
5. 順序回路をビルディングブロックなどで実現できる。
6. 状態遷移モデルを示すことができる。
7. 実用的な状態遷移設計ができる。
8. 記憶と状態の違いを説明できる。

CE-DIG-8 タイミング設計[5]

学習成果

1. 順序回路とクロック信号の必要性を説明できる。

2. データバスのパイプライン化について説明できる。

CE-DIG-9 複雑なハードウェアシステムの設計[6]

学習成果

1. ある程度複雑なシステムの設計ができる。
2. 設計にあたって、設計制約と設計空間探索を行なうことができる。
3. FPGA を使ったハードウェアを説明できる。

CE-DIG-10* ハードウェア記述言語とデジタルデザイン[10]

学習成果

1. ハードウェア記述言語の特徴を説明できる。
2. ハードウェア記述言語でデジタルシステムを設計できる。
3. 設計したデジタルシステムの動作をシミュレーションで検証できる。

CE-DIG-11* FPGA、CPLD の設計と実装 [5]

学習成果

1. FPGA、CPLD の特性を説明できる。
2. FPGA、CPLD を用いてデジタルシステムを設計できる。

(5) CE-ESY 組込みシステム

[48 コア時間]

本知識領域のスコープ

1. 組込みシステムの定義と事例
2. 組込システムの要素技術
3. 組込システムと製品

CE-ESY のコア知識ユニット

CE-ESY-1 組込みシステムの歴史と概要[2]

学習成果

1. 組込みシステムの歴史について開発者とともに説明できる。
2. マイクロチップと組み込みシステムの歴史を説明できる。

CE-ESY-2 関連するツール、標準、工学的制約[3]

学習成果

1. 組込みシステムの重要性、言語ツールなどについて説明できる。
2. 統合開発環境について説明できる。

CE-ESY-3 組込みシステムの特性[6]

学習成果

1. 計測ツール、信号レベル、通信プロトコルなどの標準を上げて、説明することができる。

CE-ESY-4 組込み用ソフトウェアテクニック[6]

学習成果

1. 組込みシステムで使用するコンパイラ言語などを説明できる。
2. 製品の特性に合わせたソフトウェアの選択などについて説明できる。

CE-ESY-5 パラレル入出力[4]

学習成果

1. パラレルデータの入出力プログラムを設計できる。
2. パラレル入出力ポートのハードウェア接続を設計できる。
3. ポーリング、ラウンドロビンなどの仕組みと動作を説明できる。

CE-ESY-6 非同期および同期シリアル通信[6]

学習成果

1. シリアル通信と割り込みの関係を説明できる。
2. 非同期型シリアル通信の仕組みやステータスについて説明できる。
3. 同期型のシリアル通信の仕組みとステータスについて説明できる。

CE-ESY-7 周期割り込み、波形発生、時間計測[3]

学習成果

1. タイマによる周期的な割り込みについて説明できる。
2. ウォッチドッグタイマによる割り込みについて説明できる。
3. 割り込みを活用したシステムの事例について説明できる。

CE-ESY-8 データ収集、制御、センサ、アクチュエータ[4]

学習成果

1. 組み込みシステムが制御するシステムの事例について説明できる。
2. センサを用いた組み込みシステムの応用事例を説明できる。
3. アクチュエータを用いた組み込みシステムの応用事例を説明できる。
4. センサとアクチュエータを用いた簡単な組み込みシステムを設計できる。

CE-ESY-9 高度な組み込みシステムの設計工程[5]

学習成果

1. リアルタイム OS を用いた組み込みシステムを設計できる。
2. 状態遷移法によるソフトウェア設計ができる。

CE-ESY-10 低電力動作技術[3]

学習成果

1. 低電力動作の必要性とその事例を説明できる。
2. 低消費電力動作を可能にするプロセッサを選択できる。
3. 低消費電力動作を可能にした組み込みシステムの説明ができる。

CE-ESY-11 モバイルおよびネットワーク組み込みシステム[3]

学習成果

1. モバイルに求められる各種通信機能の仕組みを説明できる。
2. P2P やスター型など他の機器との接続に関する仕組みを説明できる。

CE-ESY-12 高度な入出力の問題[3]

学習成果

1. 各種入出力用バスに関する特徴を説明できる。
2. 入出力データをハンドリングするプロトコルなどについて説明できる。

CE-ESY-13 組み込みシステム用プラットフォーム

(6) CE-NWK コンピュータネットワーク

[28 コア時間]

本知識領域のスコープ

1. コンピュータネットワークの構造
2. インターネットとクラウド
3. IoT、エッジコンピューティング

CE-NWK のコア知識ユニット

CE-NWK-1 ネットワークの歴史と概要[1]

学習成果

1. コンピュータネットワークの発達史を説明できる。
2. インターネットの仕組みの概要を説明できる。

CE-NWK-2 関連するツール、標準、工学的制約[1]

学習成果

1. 任意の相手と通信するための規格について説明できる。
2. インターネットプロトコルの概要について説明できる。

CE-NWK-3 ネットワークアーキテクチャ[4]

学習成果

1. デジタルネットワークの構成を説明できる。
2. パケット交換の基本的な仕組みを説明できる。
3. ネットワークプロトコルの意味を説明できる。

CE-NWK-4 有線通信ネットワーク[4]

学習成果

1. 有線通信の仕組みとメリットを説明できる。
2. 有線通信を実現する要素技術の概要を説明できる。
3. 有線通信によるネットワークアーキテクチャを説明できる。

CE-NWK-5 無線通信ネットワーク[3]

学習成果

1. 無線通信の仕組みとメリットを説明できる。
2. 無線通信を実現する要素技術の概要を説明できる。
3. 無線通信によるネットワークアーキテクチャを説明できる。

CE-NWK-6 ネットワークプロトコル[3]

学習成果

1. ネットワークプロトコルの必要性を説明できる。
2. ネットワークプロトコルの使い方を説明できる。
3. ネットワークプロトコルの仕組みを説明できる。

CE-NWK-7 ネットワークアプリケーション[2]

学習成果

1. ネットワークを用いたアプリケーションの事例をあげることができる。
2. ネットワークアプリケーションの事例の特徴を説明できる。

CE-NWK-8 ネットワーク管理[3]

学習成果

1. ネットワーク資源の管理を説明できる。
2. ネットワークのテストを説明できる。

CE-NWK-9* Internet of Things (IoT) の階層構造[4]

学習成果

1. IoT の特徴を説明できる。
2. エッジからクラウドに至る IoT の構造をモデル化して説明できる。
3. IoT 空間上のデータの流れについて説明できる。
4. IoT 空間上の記憶階層について説明できる。

CE-NWK-10* エッジコンピューティング[3]

学習成果

1. IoT 空間の内部と外側の接点となるエッジの特徴を説明できる。
2. IoT 空間の中でのデータの処理階層とローカルな処理を可能にするエッジフォグの必要性について事例をあげて説明できる。

CE-NWK-11* ビッグデータ

学習成果

1. エッジで収集するデータの集積とその処理工程のモデルを示し、ビッグデータの扱いに関する問題点等を説明できる。
2. ビッグデータを処理する技術の例を挙げて説明できる。

CE-NWK-12 データ通信

CE-NWK-13 性能評価

CE-NWK-14 ワイヤレスセンサネットワーク

(7) CE-PPP 技術リーダー論

[20 コア時間]

本知識領域のスコープ

1. 技術開発およびプロジェクトを導くコンピュータ工学の専門家としての心構え
2. コンピュータの技術開発が文化や社会へ影響を及ぼす認識と責任の理解

CE-PPP のコア知識ユニット

CE-PPP-1 プロジェクト管理の歴史と概要[1]

学習成果

1. 技術と文化の歴史の関係を説明できる。

2. 技術が生み出す社会的問題の変遷を説明できる。

CE-PPP-2 関連するツール、標準、工学的制約[1]

学習成果

1. プロジェクト管理の歴史と重要性を説明できる。

CE-PPP-3 コミュニケーションの重要性[2]

学習成果

1. プロジェクトを推進する上での意思疎通の重要性を説明できる。
2. 効果的なコミュニケーション戦略を検討することができる。

CE-PPP-4 多分野の専門家からなるチームの管理[2]

学習成果

1. 互いに異なる専門分野の複数のプロジェクトで意思統一を図る戦略を立案できる。
2. 集団の中で協力する意味と管理されることについて説明できる。
3. 集団をまとめていくための管理について説明できる。

CE-PPP-5 プロジェクトを進める上での思想と文化的問題[2]

学習成果

1. 小規模な社会集団の中にも個々の考え方や文化的背景が異なることを理解できる。
2. 各自の文化的背景の違いを前提に、チームの意思統一を図る戦略を考えられる。

CE-PPP-6 技術的解決策が社会へ与える影響[2]

学習成果

1. 技術者のアウトプットは技術的成果のみではなく、技術の成果が社会に与える影響もアウトプットになることを理解できる。

CE-PPP-7 専門家としての責任と倫理的責任[4]

学習成果

1. 技術が社会に与える影響を理解し、倫理面からの技術者の責任の重さを認識できる。
2. 社会に与えた技術的副作用としてのネガティブな影響の事例を挙げて説明できる。

CE-PPP-8 知的財産権と法的問題[2]

学習成果

1. 知的財産権の種類を説明できる。
2. 知的財産権の価値を説明できる。
3. 知的財産権が価値を発揮している事例を説明できる。

CE-PPP-9 新たな技術が生み出す問題[2]

学習成果

1. 新しい技術をマーケットに投入した場合のポジティブな例を具体的に示して説明できる。
2. 新しい技術をマーケットに投入した場合のネガティブな例を具体的に示して説明できる。

CE-PPP-10 ビジネス上の問題とその解決策[2]

学習成果

1. ビジネスを成功させる要素として、技術開発力、保守サービス力、知財化力、人材力などを列挙することができる。
2. ビジネスを成功させるためのコミュニケーション力、マネジメント力が必要であることを説明できる。

(8) CE-SEC 情報セキュリティ

[30 コア時間]

本知識領域のスコープ

1. セキュリティ上の問題点・弱点
2. サイバー犯罪
3. セキュリティ対策

CE-SEC のコア知識ユニット

CE-SEC-1 情報セキュリティの歴史と概要[1]

学習成果

1. 情報セキュリティの歴史について説明できる。
2. サイバー犯罪の歴史について説明できる。

CE-SEC-2 関連するツール、標準、工学的制約[1]

学習成果

1. プライバシ保護とは何かを説明できる。
2. 国際標準 ISO27001 (ISMS) とインシデントについて説明できる。
3. 情報セキュリティ用のツールをあげてその目的を説明できる。

CE-SEC-3 ファイアウォール[2]

学習成果

1. 情報システムをガードするファイアウォールの働きを説明できる。
2. ファイアウォールの特徴を説明できる。

CE-SEC-4 マルウェアと脆弱性[2]

学習成果

1. マルウェアの種類と具体例について説明できる。
2. 脆弱性とはどのようなものを説明できる。
3. マルウェア検出技術と評価内容について説明できる。

CE-SEC-5 共通鍵[3]

学習成果

1. 共通鍵の仕組みを説明できる。
2. 共通鍵暗号の原理を説明できる。
3. 共通鍵のアルゴリズムについてその概要を説明できる。

CE-SEC-6 メッセージ認証[2]

学習成果

1. メッセージの必要性を説明できる。
2. 正しさを検証するためのメッセージ認証の役割を説明できる。
3. 暗号学的ハッシュ関数、それに対する攻撃などについて説明できる。

CE-SEC-7 公開鍵[3]

学習成果

1. 公開鍵暗号の必要性を説明できる。
2. 公開暗号の原理とアルゴリズムを説明できる。
3. デジタル署名と電子商取引の現状を調査し説明できる。

CE-SEC-8 電子メールセキュリティ[2]

学習成果

1. 電子メールの原理と各種攻撃につて説明できる。
2. 電子メールのセキュリティ強化技術を取り上げてその内容を説明できる。

CE-SEC-9 ウェブセキュリティ[3]

学習成果

1. ウェブの転送プロトコル HTTP の仕組みを理解し、SQL インジェクションなどの各種攻撃方法の種類とその対策技術を説明できる。
2. ウェブと連携する SQL データベースなどの構成やドメイン名システムなどのイン

ターネットの知識を広げていくことができる。

CE-SEC-10 フィンテック [4]

学習成果

1. 電子商取引の仕組みをオンライン決済などの観点から説明できる。
2. 電子通貨の種類、ブロックチェーンの仕組みについて説明できる。

CE-SEC-11 認証技術 [3]

学習成果

1. 認証技術の必要性について説明できる。
2. バイオメトリクスの仕組みについて説明できる。
3. 認証プロトコルの型式について説明できる。

CE-SEC-12* プライバシ保護とセキュリティマネジメント [4]

学習成果

1. 情報セキュリティの国際規格 (ISO27001) について説明できる。
2. ISMS の立場からセキュリティとはどのようなことかを説明できる。
3. ISMS の立場から日常の行動で注意すべきことを列挙して説明できる。

(9) CE-SGP デジタル信号処理

[30 コア時間]

本知識領域のスコープ

1. アナログ信号とデジタル信号の相互変換
2. デジタル信号処理システム
3. デジタル信号処理用演算モジュール

CE-SGP のコア知識ユニット

CE-SGP-1 デジタル信号処理の歴史と概要 [2]

学習成果

1. デジタル信号処理の歴史を説明できる。

CE-SGP-2 関連するツール、標準、工学的制約 [3]

学習成果

1. サンプリング定理を使うことができる。

2. A/D 変換、D/A 変換回路の仕組みを説明できる。
3. 線形時不変性という制限について説明できる。

CE-SGP-3 伝達関数[2]

学習成果

1. インパルス応答の意味と有効性を説明できる。
2. たたみ込み関数を使うことができる。
3. 伝達関数を導くことができる。

CE-SGP-4 各種変換技術[6]

学習成果

1. フーリエ変換、ラプラス変換の意味を説明できる。
2. 離散フーリエ変換と離散時間フーリエ変換を使うことができる。
3. Z 変換の意味を理解し使うことができる。

CE-SGP-5 周波数の分析技術[4]

学習成果

1. 周波数応答について説明できる。
2. Z 平面上の極点、零点の意味とフィルタの周波数選択性について説明できる。

CE-SGP-6 サンプルング定理[4]

学習成果

1. サンプルング定理とナイキスト周波数を説明できる。
2. サンプルング誤差と量子化誤差を説明できる。

CE-SGP-7 周波数とスペクトル[5]

学習成果

1. 周期信号と離散スペクトルの意味を説明できる。
2. スペクトルとフィルタの仕組みを説明できる。

CE-SGP-8 デジタルフィルタの設計[4]

学習成果

1. FIR と IIR について説明できる。
2. 簡単なデジタルフィルタの設計ができる。

CE-SGP-9 ウィンドウ関数

CE-SGP-10 マルチメディア処理

(10) CE-SPE プロジェクト管理&システムズ工学

[36 コア時間]

本知識領域のスコープ

1. コンピュータシステムのライフサイクルとシステムエンジニアリングの原則
2. システム要件
3. チームマネジメントとプロジェクト計画

CE-SPE のコア知識ユニット

CE-SPE-1 プロジェクト管理の歴史と概要[1]

学習成果

1. プロジェクト管理の歴史について説明できる。

CE-SPE-2 関連するツール、標準、工学的制約[1]

学習成果

1. プロジェクト管理の概要について説明できる。
2. PMBOK がどのようなものを説明できる。

CE-SPE-3 プロジェクト管理の原則[8]

学習成果

1. 実際のプロジェクトのプロジェクト計画について説明できる。

CE-SPE-4 ユーザエクスペリエンス[2]

学習成果

1. プロジェクト計画に対するユーザエクスペリエンスをレビューできる。

CE-SPE-5 リスク、信頼性、安全性、耐障害性[4]

学習成果

1. プロジェクト計画に対するリスク、信頼性、安全性、耐障害性をレビューできる。

CE-SPE-6 ハードウェアとソフトウェアプロセス[2]

学習成果

1. プロジェクト計画に対するプロセスをレビューできる。

CE-SPE-7 要求分析と要求抽出[2]

学習成果

1. プロジェクト計画に対する要求分析と要求抽出をレビューできる。

CE-SPE-8 システム仕様[2]

学習成果

1. プロジェクト計画に対するシステム仕様のレビューができる。

CE-SPE-9 システムアーキテクチャ設計と評価[2]

学習成果

1. プロジェクト計画に対するシステムアーキテクチャ設計と評価のレビューができる。

CE-SPE-10 ハードウェアとソフトウェアの並行設計[2]

学習成果

1. プロジェクト計画に対するハードウェアとソフトウェアの並行設計をレビューできる。

CE-SPE-11 システム適格性テスト[2]

学習成果

1. プロジェクト計画に対するシステム統合テスト、システムテスト、システム適格性テストのレビューができる。

CE-SPE-12 保守性、持続可能性、製造性[2]

学習成果

1. プロジェクト計画に対する保守性、接続可能性、実現可能性のレビューができる。

CE-SPE-13 プロジェクト管理演習[6]

学習成果

1. 実際のプロジェクトを管理する観点で、プロジェクトの目的、課題、管理方法を説明できる。

(11) CE-SRM システム資源管理

[20 コア時間]

本知識領域のスコープ

1. システム資源の定義と事例
2. システム資源の管理とオペレーティングシステム
3. リアルタイムシステム

CE-SRM のコア知識ユニット

CE-SRM-1 システム資源管理の歴史と概要[1]

学習成果

1. システム資源の種類と変遷を説明できる。
2. システム資源を管理する必要性を説明できる。

CE-SRM-2 関連するツール、標準、工学的制約[1]

学習成果

1. システム資源管理の限界を説明できる。

CE-SRM-3 マルチタスクとシステム資源[5]

学習成果

1. システム資源を物理空間側と仮想空間側に分類できることを説明できる。
2. 物理空間の特性と仮想空間の特性を説明できる。
3. システム資源とタスクの関係を説明できる。
4. マルチタスクの必要性和動きについて説明できる。
5. タスクはオペレーティングシステムの管理対象であることを具体的に説明できる。

CE-SRM-4 リアルタイム OS の仕組みと機能[2]

学習成果

1. オペレーティングシステム (OS) の役割を説明できる。
2. リアルタイム OS (RTOS) の役割を説明できる。
3. OS、RTOS のシステムコールを使用して、プログラムを設計できる。

CE-SRM-5 様々な OS の特性[6]

学習成果

1. PC の OS を説明できる。
2. モバイル端末用 OS を説明できる。
3. ネットワーク用 OS を説明できる。

CE-SRM-6 リアルタイムシステムと RTOS[3]

学習成果

1. リアルタイムシステムの設計に RTOS を活用することができる。

CE-SRM-7 モバイルデバイス用オペレーティングシステム[2]

学習成果

1. モバイルデバイスの資源を管理するオペレーティングシステムの特徴を説明できる。

(12) CE-SWD ソフトウェア工学

[50 コア時間]

本知識領域のスコープ

1. ソフトウェアのパラダイムシフト
2. 標準ライブラリ関数
3. オープンソース

CE-SWD のコア知識ユニット

CE-SWD-1 ソフトウェアの歴史と概要[1]

学習成果

1. ソフトウェアの概念、設計方法、範囲などの歴史について説明できる。

CE-SWD-2 関連するツール、標準、工学的制約[2]

学習成果

1. ソフトウェアの開発ツール、保守ツール、シミュレーションツールなどツールの概要を説明できる。

CE-SWD-3 プログラミング構造とパラダイム[8]

学習成果

1. ソフトウェアの開発工程について説明できる。
2. プログラムの構造について説明できる。
3. モジュール構造について説明できる。

CE-SWD-4 問題解決戦略[2]

学習成果

1. 問題解決に向けた課題の洗い出しができる。
2. 問題解決のゴールを設計できる。
3. 問題解決に向けたプロセスを設計できる。

CE-SWD-5 データ構造[3]

学習成果

1. 扱う対象のデータを分析して構造を明らかにすることができる。
2. データ構造を可視化できる。
3. データ構造を扱うプログラム構造を設計できる。

CE-SWD-6 再帰[3]

学習成果

1. 再帰的プログラムの動作を説明できる。
2. 再帰的プログラムを設計できる。
3. 再帰的プログラムを実行させる場合の注意事項を説明できる。

CE-SWD-7 オブジェクト指向設計[5]

学習成果

1. オブジェクト指向設計の概要を説明できる。
2. 要求モデル、静的モデル、動的モデルを説明できる。

CE-SWD-8 ソフトウェアのテストと品質[4]

学習成果

1. ソフトウェアのテスト、検証、妥当性について説明できる。
2. これらの簡単なモデルを設計できる。

CE-SWD-9 データモデリング[3]

学習成果

1. データモデリングの意味を説明できる。
2. データモデルの概念設計、論理設計、物理設計に関する説明と簡単な設計ができる。

CE-SWD-10 データベースシステム[3]

学習成果

1. データベースマネジメントシステムを活用できる。
2. データベースを設計できる。

CE-SWD-11 イベント駆動および並行プログラミング[4]

学習成果

1. イベント駆動型システムの動作を説明できる。
2. 並行プログラミングとイベントの関係を説明できる。

CE-SWD-12* ユニバーサルモデリング言語[5]

学習成果

1. UML の歴史を説明できる。
2. UML を用いた設計ができる。

CE-SWD-13* アジャイル開発[4]

学習成果

1. アジャイル開発の利点を説明できる。
2. アジャイルとスパイラルの関係を説明できる。

CE-SWD-14* モデルベース開発[3]

学習成果

1. モデルベース開発の利点を説明できる。
2. モデルの設計ができる。
3. 簡単な制御モデルの設計ができる。

CE-SWD-15 API の設計

(13) CE-JIV* イノベーションとベンチャー論

[18 コア時間]

本知識領域のスコープ

1. イノベーション
2. 企業経営
3. 起業

CE-JIV のコア知識ユニット

CE-JIV-1 イノベーションに関する歴史と概要 [1]

学習成果

1. イノベーションの意味と歴史を説明できる。

CE-SWD-2 関連するツール、標準、工学的制約[1]

学習成果

1. 企業経営とイノベーションの重要性を説明できる。
2. イノベーションと破壊的創造の違いを説明できる。

CE-JIV-3 資本主義経済の仕組みと特性[2]

学習成果

1. 資本主義経済の特性を説明できる。
2. 資源が有限であることが資本主義経済を特徴付けることを説明できる。

CE-JIV-4 企業の目的と企業価値[2]

学習成果

1. 有限な資源を前提にマーケットの特性を説明できる。
2. 有限な資源を前提にした企業活動を説明できる。
3. マーケットの創造と拡大

CE-JIV-5 企業の生産活動とマーケット[2]

学習成果

1. 企業活動とマーケットの関係を説明できる。
2. マーケットの競争力とイノベーションの関係を説明できる。

CE-JIV-6 イノベーションの推進とイノベータ理論[2]

学習成果

1. イノベーションは新製品やサービスあるいは画期的な製品を市場に送り出すだけでは起きないことを説明できる。
2. イノベーションを起こすにはマーケットのキャズムを乗り越える戦略が必要であることを説明できる。

CE-JIV-7 知的財産権[2]

学習成果

1. イノベーションを起こす要素として知的財産の獲得があるが、十分条件ではないことを説明できる。
2. 知的財産を活用する筋道を説明できる。

CE-JIV-8 企業経営と経営資本[2]

学習成果

1. 企業経営とはどのようなことかを説明できる。
2. 企業経営と経営資本の活用を説明できる。
3. 企業経営と経営資本の増大による企業の価値向上を説明できる。

CE-JIV-9 起業に向けて[4]

学習成果

1. 起業とはどのようなことかを説明できる。
2. 起業のプロセスを説明できる。
3. 起業のリスクについて説明できる。

6. ACM/IEEE-CS への報告

4 章、5 章で述べた本カリキュラム標準 J17-CE は、ACM、IEEE-CS による Computer Engineering Curricula をベースにし、さらに J07-CE を参考に策定することとした。さら

に、日本の国内の各大学のコンピュータエンジニアリング系専門科目の教育内容とレベルの傾向なども参考にし、さらに日本を含めた世界的な産業動向を踏まえることとした。

J17-CE の策定に際しての検討内容については、英文としてまとめたうえで、ACM および IEEE-CS など、今回の策定で参考とした資料の発行元団体等にも報告する。また、CE2004 と CE2016 の違い、J07-CE と J17-CE の違いに関しては 3 章を参照のこと。

7. おわりに

本概要では、記述形式、知識項目等の概説を行った。さらに、本カリキュラムを活用した科目の設計例についても付録として提示した。しかし、ここまでは提案ベースであり、本カリキュラムを活用してどれだけの成果につながるかということを注視していく必要がある。

カリキュラムを実施する上で、授業の形態が重要である。情報技術を活用した授業形態、さらには反転授業や PBL など多様化が進んでいる。こうした環境の変化を活かす試みも次のカリキュラム策定に関しては重要な事項である。また、AI や IoT あるいはデータサイエンスなどのイノベーティブな取り組みが進んでいる一方で、自動運転やロボットなどの応用分野の拡大も激しくなっている。こうした変化を考えると、学部から大学院まで一貫させてカリキュラムのマイナーチェンジをしつつ、次の大改訂に向けて準備を重ねていきたい。

付録

ここでは CE-CAE の回路とエレクトロニクスを活用した科目のシラバス作成例を示す。

1. 科目名「回路の基礎」のシラバス

表 A-4 に回路の基礎のシラバスを示す。J17-CE では教える内容ではなく、教えることによって学生が得られるアウトカムを示している。従って、シラバスを作成する側はこのアウトカムを実現するためのインスタンスを示すことになる。

表 A-4 J17-CE 領域カリキュラムを活用した「回路の基礎」のシラバス作成例 1/2

授業科目名	回路の基礎		
単位数	2		
セメスタ	3		
目的	コンピュータや各種電気電子機器のハードウェアを構成する回路の基礎を修得することを目的とする。回路素子の電気的特性(電圧-電流特性)を理解し、素子間に成り立つ電気法則を回路解析に応用することを学ぶ。ダイオードやトランジスタ(バイポーラトランジスタ, MOSFET)を用いたアナログ回路の動作理解を目的とする。		
概要	電子機器のハードウェアの基礎として回路の基礎知識を習得する。回路を構成する基本素子について理解し、回路解析について学習する。トランジスタを用いた増幅回路の動作について理解する。		
目標	1. 回路を構成する基本素子(抵抗, キャパシタ(コンデンサ), インダクタ(コイル), 電源)の電気的特性と動作を理解する。 2. 電子回路を構成する基本素子(ダイオード, トランジスタ)の動作を理解する。 3. 電気法則を用いた基本的な電気回路の解析法について理解する。 4. バイポーラトランジスタ及びMOSトランジスタを用いた増幅回路の動作を理解する。 5. 電子デバイスで用いられる半導体について理解する。		
先修科目	特になし		
関連科目	エレクトロニクス		
授業方法	講義及び演習		
評価方法	評価方法は、講義内容についての学力考査80%及び演習20%とする。評価基準は、目標1～目標5について各20%の比率とする。		
授業回数	授業内容	演習	対応ユニット
1	【電気電子回路の基本】 回路を構成する素子全般について、役割を素子の歴史とともに概説する。電気量及び直流と交流について説明する。電圧と電流が互いに独立であり、その直交座標系をV-I平面とよぶこと。さらに、V-I平面上で各種回路素子を定義できることを説明する。理想電源(電圧源, 電流源)の扱いについて説明する。 【学習の目標】 電気電子回路の基本量(電荷, 電圧, 電流, 電力, エネルギー)に関する基礎知識を修得 理想直流電圧源および電流源の特性について理解 理想交流電圧源および電流源の特性について理解		CE-CAE-1 CE-CAE-2
2	【回路素子と特性】 キルヒホッフの法則をベースに、電気回路を構成する抵抗, キャパシタ(コンデンサ), インダクタ(コイル)の電圧-電流特性について説明する。オームの法則はV-I平面上での抵抗の特性を表すことや交流回路におけるインピーダンスについて説明する。 【学習の目標】 電気法則(オームの法則, キルヒホッフの法則)について理解 抵抗, キャパシタ, インダクタの素子端子間の電圧-電流の特性や関係式について理解 複素正弦波表現を用いた素子のインピーダンスやアドミタンスについて理解		CE-CAE-2
3	【回路法則】 重ね合わせの原理, テブナンの定理, ノートンの定理, 等価回路について説明する。 【学習の目標】 電圧と電流に関する重ね合わせの原理を理解 テブナンの定理を理解し, テブナンの等価回路を求められる。 ノートンの定理を理解し, ノートンの等価回路を求められる。		CE-CAE-3
4	【直流回路の基礎(抵抗回路)】 抵抗の直列接続と並列接続について説明する。簡単な直流回路の解析について説明する。 【学習の目標】 直列抵抗及び並列抵抗の合成抵抗が求められる。 簡単な直流抵抗回路が解析できる。 分圧, 分流について理解する。	○	CE-CAE-3

表 A-4 J17-CE 領域カリキュラムを活用した「回路の基礎」のシラバス作成例 2/2

授業回数	授業内容	演習	対応ユニット
5	【直流回路】 直並列接続の抵抗回路やキャパシタ、インダクタを含む回路の解析について説明する。	○	CE-CAE-4
	【学習の目標】 複雑な接続の抵抗回路の合成抵抗が求められる。 キャパシタの直流特性をもとにキャパシタを含む直流回路が解析できる。 インダクタの直流特性をもとにインダクタを含む直流回路が解析できる。	○	
6	【交流回路の基礎】 抵抗、キャパシタ、インダクタの正弦波応答について説明する。特に角周波数の意味と使い方を十分に説明する。	○	CE-CAE-4
	【学習の目標】 電圧及び電流のフェーズ表示について理解する。 キャパシタやインダクタのインピーダンス及びアドミタンスについて理解する。 等価インピーダンスについて理解する。		
7	【交流回路1 RC回路】 RC回路の定常回路解析について説明する。	○	CE-CAE-4
	【学習の目標】		
8	【交流回路2 RL回路】 RL回路の定常回路解析について説明する。	○	CE-CAE-4
	【学習の目標】 RL直列交流回路の動作を理解し、解析ができる。 RL並列交流回路の動作を理解し、解析ができる。		
9	【交流回路3 RLC回路】 RLC回路の定常回路解析について説明する。	○	CE-CAE-4
	【学習の目標】 RLC直列交流回路の動作を理解し、解析ができる。 RLC並列交流回路の動作を理解し、解析ができる。 共振回路の動作を理解し、解析ができる。		
10	【半導体と電子デバイス】 n型半導体、p型半導体について説明する。半導体を用いた電子デバイス全般について説明する。	○	CE-CAE-4、 CE-CAE-5
	【学習の目標】		
11	【ダイオードの動作とダイオード回路】 pn接合について説明する。ダイオードの電圧-電流非線形特性について説明する。ダイオードを用いた回路の動作、整流作用等について説明する。	○	CE-CAE-5
	【学習の目標】 pn接合と順方向及び逆方向の電圧-電流特性について理解する。 ダイオードの静特性及び動特性について理解する。 ダイオードを用いた整流回路や基本回路の動作を理解する。		
12	【トランジスタの構造及び動作】 半導体で構成されるバイポーラトランジスタ、電界効果トランジスタ(FET)、MOSFETの構造、動作原理及び特性について説明する。トランジスタの役割について述べる。	○	CE-CAE-5
	【学習の目標】 バイポーラトランジスタの構造と動作について理解する。 バイポーラトランジスタの端子間の電気特性と動作点について理解する。 FET及びMOSFETの構造と動作について理解する。 MOSFETの端子間の電気特性と動作点について理解する。		
13	【トランジスタの小信号等価回路】 バイポーラトランジスタ及びMOSFETの小信号等価回路について説明する。	○	CE-CAE-5
	【学習の目標】 バイポーラトランジスタのhパラメータについて理解し、小信号等価回路のパラメータと特性の関係を理解する。 MOSFETの相互コンダクタンスについて理解し、小信号等価回路のパラメータと特性の関係を理解する。		
14	【バイポーラトランジスタを用いた増幅回路】 バイポーラトランジスタを用いた増幅回路の動作解析について説明する。バイアス回路について説明する。	○	CE-CAE-6
	【学習の目標】 トランジスタの温度特性とバイアス回路の役目について理解する。 バイアス回路の構成法と動作について理解する。 バイポーラトランジスタの小信号等価回路を用いた増幅回路の解析について理解する。		
15	【MOSFETを用いた増幅回路】 MOSFETを用いた増幅回路の動作解析について説明する。	○	CE-CAE-6
	【学習の目標】 MOSFETの小信号等価回路を用いた増幅回路の解析について理解する。増幅度、利得、入出力インピーダンスを求められる。		
16	学力審査		
教科書・ 参考書 備考	特に指定しない		

2. 科目名「エレクトロニクス」のシラバス

この科目は前述した回路の基礎と併用することを前提としている。そのため先修科目と関連科目に両者の名称がでていることに注意されたい。

表 A-5 J17-CE 領域カリキュラムを活用した「エレクトロニクス」シラバスの作成例 1/2

授業科目名		演習	
エレクトロニクス			
単位数			
2			
セメスタ			
4			
目的			
コンピュータや各種電気電子機器のハードウェアを構成する電子回路の基礎を修得することを主な目的とする。MOSFETの電気的特性を理解し、回路のスイッチング動作及び過渡現象について学ぶ。トランジスタを用いたオペアンプ回路とフィルタの動作を理解し、応用できることを目的とする。			
概要			
電子機器のハードウェアの基礎として論理回路の基礎知識を習得する。論理回路を構成する基本素子について学習する。演算増幅を行うオペアンプの動作について理解する。回路の定常応答と過渡応答について学習する。			
目標			
1. 論理回路を構成するMOSFETの電気的特性とスイッチング動作を理解する。 2. MOSFETのゲート回路の動作を理解する。 3. 記憶素子及びメモリについて理解する。 4. オペアンプを用いた演算増幅について動作を理解する。 5. 回路の過渡現象の解析法について理解する。			
先修科目			
回路の基礎			
関連科目			
特になし			
授業方法			
講義及び演習			
評価方法			
評価方法は、講義内容についての学力考査80%及び演習20%とする。評価基準は、目標1～目標5について各20%の比率とする。			
授業回数		授業内容	
1	【MOSFET】 nMOS, pMOS及びCMOSTランジスタについて概要を説明する。各種MOSFETの構造と特性、スイッチング動作について説明する。		CE-CAE-6
	【学習の目標】 トランジスタのスイッチング動作について理解する。 MOSFETの構造とスイッチング動作の原理及びその特性について理解する。		
2	【論理ゲート回路】 MOSFETのゲート回路動作について説明する。ゲート回路を用いた論理回路について説明する。		CE-CAE-6
	【学習の目標】 MOSFETのゲート回路の動作について理解する。 ゲート回路を用いた論理回路とその動作について理解する。		
3	【MOS論理ゲート】 nMOS論理ゲート回路, pMOS論理ゲート回路の特性、動作について説明する。		CE-CAE-6
	【学習の目標】 nMOS論理ゲート回路の動作及び特性について理解する。 pMOS論理ゲート回路の動作及び特性について理解する。		
4	【CMOS論理ゲート】 CMOS論理ゲート回路の特性、動作について説明する。		CE-CAE-6
	【学習の目標】		
5	【記憶素子】 ラッチ、フリップフロップ、レジスタの動作について説明する。		CE-CAE-7
	【学習の目標】 記憶素子の種類と役割について理解する。 ラッチ、フリップフロップ、レジスタの構造及びそれらの動作について理解する。		
6	【メモリ】 SRAM, DRAM, ROMの動作について説明する。		CE-CAE-7 CE-CAE-8
	【学習の目標】 メモリの種類と役割について理解する。 SRAM, DRAM, ROMの構造及びそれらの動作について理解する。		
7	【回路インタフェース】 種々の論理素子の入出力特性及び素子間、回路間の信号伝送について説明する。		CE-CAE-8
	【学習の目標】 種々の論理素子の入出力の特性について理解する。 種々の論理素子を接続する際のインタフェースについて理解する。		
8	【オペアンプの基礎】 理想オペアンプモデルを用いたオペアンプの動作について説明する。オペアンプを用いた基本増幅回路について説明する。	○	CE-CAE-9
	【学習の目標】 理想オペアンプの特性とモデルについて理解する。 理想オペアンプを用いた反転増幅回路及び正相増幅回路の構成法及びそれらの動作について理解する。		

表 A-5 J17-CE 領域カリキュラムを活用した「エレクトロニクス」シラバスの作成例 2/2

授業回数	授業内容	演習	対応ユニット
9	【オペアンプの応用回路】 オペアンプを用いた応用回路について説明する。	○	CE-CAE-9 CE-CAE-10
	【学習の目標】 オペアンプの種々の応用回路について理解する。 加算回路の構成法と動作について理解する。 減算回路の構成法と動作について理解する。 積分回路の構成法と動作について理解する。		
10	【A/D D/A変換回路】 サンプリング定理の原理と応用を簡単に説明し、それをもとにA/D、D/A変換回路の基礎、変換特性及び基本回路について説明する。	○	CE-CAE-10
	【学習の目標】 サンプリング定理の原理と応用について理解する。 A/D変換回路の変換特性及び基本回路の動作について理解する。 D/A変換回路の変換特性及び基本回路の動作について理解する。		
11	【フィルタ1】 波形の周波数成分について説明する。周波数選択性フィルタとは何かを説明する。低域通過型フィルタによって一定の周波数以下の成分を抑えることで、A/Dが可能となることなどを説明する。	○	CE-CAE-11*
	【学習の目標】 波形の周波数成分について理解する。 周波数成分を選択したり、除去するフィルタの動作原理について理解する。 各種フィルタの役割について理解する。		
12	【フィルタ2】 オペアンプを用いたフィルタの動作について説明する。	○	CE-JCE-11*
	【学習の目標】 オペアンプの周波数特性について理解する。 オペアンプを用いたアナログフィルタの構成法及びその動作について理解する。		
13	【キャパシタ(コンデンサ)及びインダクタ(コイル)の過渡応答】 キャパシタ及びインダクタの過渡応答について説明する。回路基板の配線などは容量性や誘導性のリアクタンス成分をもつため、パルス波形や高周波数信号を使用する場合は注意が必要であることなどを説明する。	○	CE-CAE-12*
	【学習の目標】 キャパシタやインダクタを含む回路の過渡応答について理解する。 高周波数回路におけるキャパシタによる容量性リアクタンスやインダクタによる誘導性リアクタンスについて理解する。		
14	【回路の過渡現象1】 スイッチを含むRC回路やRL回路の過渡現象について説明する。回路方程式を用いた解析法について説明する。	○	CE-CAE-12*
	【学習の目標】 スイッチを含むRC回路の過渡現象の解析法について理解する。 スイッチを含むRL回路の過渡現象の解析法について理解する。		
15	【回路の過渡現象2】 定常状態から他の定常状態へ変化する過渡現象について説明する。回路方程式を用いた解析法について説明する。	○	CE-CAE-12*
	【学習の目標】 RC回路における定常状態への過渡応答について理解する。 RL回路における定常状態への過渡応答について理解する。		
16	学力検査		
教科書・参考書備考	特に指定しない		