

平成20年度 システムLSI設計技術研究会 優秀論文賞 受賞者

DAシンポジウム2008

1. 受賞者：森下賢志（東京大学）

発表研究会：第134回SLDM研究会，平成20年3月28日

論文名：準形式的モデル検査のハードウェア実装による高速化の検討

著者名：森下賢志、吉田浩章、藤田昌弘(東大)

大規模集積回路の検証を高速化する手法を提案した。現在非常に有効な検証手法と考えられているモデル検査は、適用する回路の規模が大きくなると状態爆発を起こし、検証時間が急激に増加するという問題がある。本手法はモデル検査手法の一つであるコンパイルドシミュレーションの処理の一部を専用ハードウェアによって実行することにより検証時間を大幅に短縮した。ソフトウェアと専用ハードウェアの通信を効率化する方法も提案している。いくつかの例題を使った実験では、既存手法に比べて平均で6.7倍の高速化が実現できることを確認した。

2. 受賞者：高瀬英希（名古屋大学）

発表研究会：第134回SLDM研究会，平成20年3月27日

論文名：マルチタスク環境におけるスクラッチパッドメモリ領域活用法

著者名：高瀬英希、富山宏之、高田広章(名大)

ソフトウェア制御可能なオンチップメモリであるスクラッチパッドメモリを有効利用することによりメモリサブシステムのエネルギー消費を削減する手法を提案した。従来からシングルタスクを対象としたスクラッチパッドメモリの利用法は数多く提案されてきたが、複数のタスクが同時に実行されるマルチタスクを対象とした手法はほとんど提案されていなかった。本手法はスクラッチパッドメモリを時分割および空間分割して、複数のタスクに最適に配分することによりメモリサブシステムの消費エネルギーを最大47%削減することに成功した。

3. 受賞者：田宮豊（富士通研究所）

発表研究会：DAシンポジウム2007，平成19年8月29日

論文名：電力見える化によるソフトウェア無駄電力の削減

著者名：田宮豊(富士通研)、藤田昌宏(東大)

プロセッサの消費電力をソフトウェアの動作に関連付けて可視化する手法を提案した。プログラム中の関数で使われる電力が無駄が無いかを判定する“無駄電力指標”を導入することによりプログラム中の電力チューニングのポイントを絞り込むことができ、より省電力なプログラムを記述することが可能となる。その着眼点の独創性は高く評価できる。また画像処理のアプリケーションを用いた実験では、ソフトウェアのコーディング段階で混入した無駄なポーリング処理を本手法により検出することに成功し、本手法の有効性が客観的に示されている。

4. 受賞者：今井正紀（東京工業大学／(株)半導体理工学研究センター）

発表研究会：DAシンポジウム2007，平成19年8月29日

論文名：ノンパラメトリック統計的タイミング解析(SSTA)の実現手法の検討

著者名：今井正紀(東工大/STARC)、佐藤高史(東工大)、中山範明(東工大/STARC)、益一哉(東工大)

集積回路の加工寸法が縮小されるとトランジスタの電気的特性ばらつきが顕著になり設計段階での回路遅延の正確な解析が困難になっている。本研究では、トランジスタ特性のばらつきを前提として統計的に回路遅延を解析する手法に取り組んでいる。以前から統計的回路遅延解析手法は数多く提案されているが、トランジスタの遅延分布関数が特定の型に限定されていた。本論文はトランジスタの遅延分布関数に依存しないノンパラメトリックな手法を提案した。その着眼点の独創性は高く評価できる。実験では、代表的なベンチマーク回路を用いて本手法の有効性が客観的に示されており、本手法の実用性についても高く評価できる。